



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10084186 A**(43) Date of publication of application: **31 . 03 . 98**

(51) Int. Cl

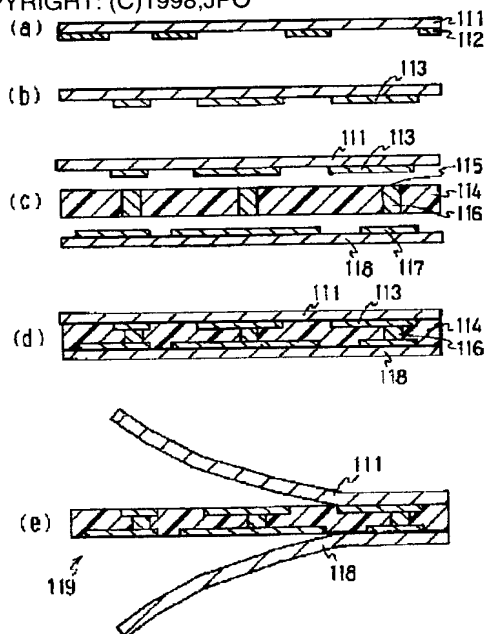
H05K 3/46**H05K 3/20****H05K 3/40**(21) Application number: **08236142**(22) Date of filing: **06 . 09 . 96**(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**(72) Inventor: **TSUKAMOTO KATSUHIDE
HASEGAWA MASAO
HATANAKA HIDEO****(54) MANUFACTURING METHOD OF
INTERCONNECTION BOARD AND
INTERCONNECTION BOARD****(57) Abstract:**

PROBLEM TO BE SOLVED: To provide a manufacturing method of an interconnection board which has a plurality of wirings on inner layers and which enables high density mounting of electronic components, particularly recently developed extra-fine LSI bare chips.

SOLUTION: Holes 115 are formed at predetermined positions in an adhesive insulator 114. The holes 115 are filled with conductors 116 made from conductive paste, metal particles, etc. A separable supporting plate 111 on which wiring patterns 113 are formed and the other separable supporting plate 118 on which other wiring patterns 117 are formed are placed on both surfaces of the adhesive insulator 114 and a pressure is applied to transcript the wiring patterns 113 and 117. With this process, not only the wiring patterns are transferred but also via-connections can be formed, and then the semi-cured adhesive insulator 114 is completely cured to obtain an interconnection board

119.

COPYRIGHT: (C)1998,JPO



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-84186

(43)公開日 平成10年(1998) 3月31日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K	3/46		H 0 5 K 3/46	N
	3/20	7511-4E	3/20	Q
	3/40	7128-4E	3/40	A
				K

審査請求 未請求 請求項の数14 O L (全 8 頁)

(21)出願番号 特願平8-236142

(22)出願日 平成8年(1996)9月6日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 塚本 勝秀

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 長谷川 正生

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 畠中 秀夫

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

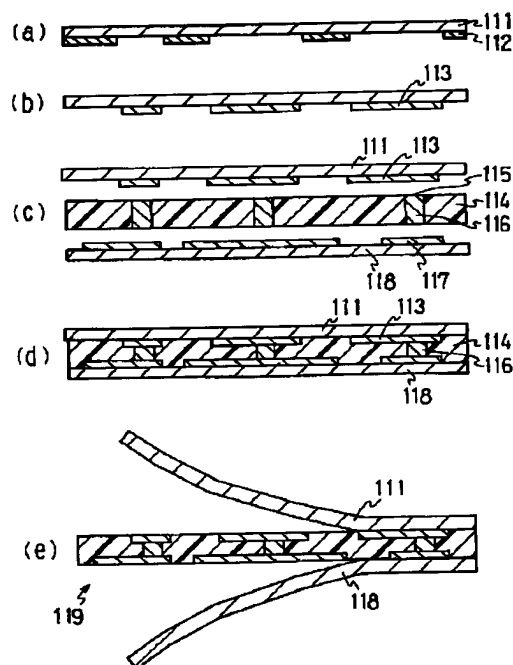
(74)代理人 弁理士 池内 寛幸 (外2名)

(54)【発明の名称】 配線基板の製造方法並びに配線基板

(57)【要約】

【課題】 内層に複数の配線を有する配線基板の製造方法において、既存のフォトリソグラフ法を利用したエッチングによるパターン形成はその配線ピッチや配線幅等の形成密度に限界があるという課題を解決し、電子部品の高密度表面実装、特に最近の超小型化されたLSIベアチップを高密度で搭載することができる配線基板の製造方法を提供することを目的とする。

【解決手段】 所定の位置に設けられた孔115に導電性ペーストまたは金属粒状体等よりなる導電体116を充填した接着性絶縁体114の両面に配線パターン113が形成されている離型性支持板111および他の配線パターン117が形成されている他の離型性支持板118とを上下に配置し、当該配線パターンを加圧転写することにより、配線パターンの転写とともにバイア接続を行ない、半硬化状態の接着性絶縁体114を完全硬化させて配線基板119を得る。



【特許請求の範囲】

【請求項 1】 配線層のパターンに対応した位置に設けた孔に導電体を埋め込んだ接着性絶縁体の表面に、離型性支持板の表面に形成された導電性配線パターンを転写して前記接着性絶縁体の表面に配線層を形成すると同時に、バイア接続を行い、その後、離型性支持板をはがす配線基板の製造方法。

【請求項 2】 配線層のパターンに対応した位置に設けた孔に導電体を埋め込んだ接着性絶縁体の表面に、離型性支持板の表面に形成された導電性配線パターンを転写して前記接着性絶縁体の表面に配線層を形成すると同時に、バイア接続を行なって作った配線基板の上に更に、配線層のパターンに対応した位置に設けた孔に導電体を埋め込んだ他の接着性絶縁体を積層し、積層した接着性絶縁体層の外層の表面に、離型性支持板の表面に形成された他の導電性配線パターンを転写して前記接着性絶縁体層の表面に他の配線層を形成すると同時に、バイア接続を行い、その後、離型性支持板をはがす工程を順次繰り返して多層配線を形成する配線基板の製造方法。

【請求項 3】 両面配線基板または多層配線基板の表面に設けられた配線パターンに、孔に導電体が埋め込まれた接着性絶縁体を積層し、さらにその上面に離型性支持板の表面に形成された導電性配線パターンを転写して前記配線基板の表面に他の配線層を形成すると同時に、バイア接続を行なう工程を順次繰り返して多層配線を形成する配線基板の製造方法。

【請求項 4】 離型性支持板の表面に第一層の導電性配線パターンを形成し、その表面に配線層のパターンに対応した位置に設けた孔に導電体を埋め込んだ接着性絶縁体を積層し、さらにその表面に第二層の導電性配線パターンを形成しておき、配線層のパターンに対応した位置に設けた孔に導電体を埋め込んだ接着性絶縁体の表面に、前記離型性支持板のそれら導電性配線パターンを転写して前記接着性絶縁体層の表面に他の配線層を形成すると同時に、バイア接続を行い、その後、離型性支持板をはがす工程を順次繰り返して多層配線を形成する配線基板の製造方法。

【請求項 5】 前記孔に埋め込まれた導電体が流動性の導電ペーストである請求項 1 から 4 のいずれかに記載の配線基板の製造方法。

【請求項 6】 前記導電性配線パターンが、導電性を備える離型性支持板の表面に形成した配線パターンレジストを介してめっきにより形成された導電性配線パターンである請求項 1 から 4 のいずれかに記載の配線基板の製造方法。

【請求項 7】 前記導電性配線パターンが、離型性支持板の表面に導電性ペーストを印刷して形成した導電性配線パターンである請求項 1 から 4 のいずれかに記載の配線基板の製造方法。

【請求項 8】 前記離型性支持板の表面に形成された導

電性配線パターンが絶縁層を介してバイア接続された複数層の配線パターンからなる請求項 1 から 4 のいずれかに記載の配線基板の製造方法。

【請求項 9】 前記接着性絶縁体が半硬化状態である請求項 1 から 4 のいずれかに記載の配線基板の製造方法。

【請求項 10】 前記接着性絶縁体が多孔性で圧縮性を有する半硬化状態の支持体である請求項 1 から 4 のいずれかに記載の配線基板の製造方法。

【請求項 11】 前記接着性絶縁体がアラミド不織布に未硬化の樹脂を含浸させたプリプレグである請求項 1 から 4 のいずれかに記載の配線基板の製造方法。

【請求項 12】 前記離型性支持板の表面に形成された導電性配線パターンが接着性絶縁体の表面に加圧加熱によって転写されるとともに前記支持体を完全硬化状態とする請求項 1 から 4 のいずれかに記載の配線基板の製造方法。

【請求項 13】 接着性絶縁体に転写された導電性配線パターンが接着性絶縁体に埋め込まれた導電体に電気的に接続され、導電性配線パターンが支持体に埋め込まれていることを特徴とする配線基板。

【請求項 14】 前記接着性絶縁体に転写され、かつバイア接続されている導電性配線パターンのサイズがバイアホールサイズより小さい部分を有していることを特徴とする請求項 13 に記載の配線基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は両面または内層に複数の配線を有する配線基板の製造方法並びに配線基板に関する。

【0002】

【従来の技術】近年、電子機器の小型高密度化に伴い、産業用にとどまらず広く民生用機器の分野においても LSI 等の半導体チップを高密度に実装できる多層配線回路基板が安価に供給されることが強く要望されてきている。このような多層配線回路基板では微細な配線ピッチで形成された複数層の配線パターン間を高い接続信頼性で電気的に接続できることが重要である。

【0003】このような高精度化、多機能化された電子機器の要求に対し、ドリル加工と銅貼積層板のエッチングやめっき加工による従来のプリント配線基板ではもはやこれらの要求を満足させることは極めて困難となり、このような問題を解決するために新しい構造を備えたプリント配線基板や高密度配線を目的とする製造方法が開発されつつある。

【0004】その一つに高密度表面実装に対応するファインパターン形成方法の最近の技術として配線パターンの転写によるプリント配線基板の製造方法がある。この製造方法は、めっき技術と転写法を基本的な技術とするものであり、金属板上に電気銅めっきで配線パターンを形成し、プリプレグなどの半硬化状の樹脂板の両面から

挟み込んで重ね、ホットプレス等により加圧加熱して金属板上の銅めっき配線パターンを転写したのち、ドリルによって孔加工してスルーホールを設け、再度スルーホール内壁に銅めっきを施すことにより両面の配線パターンを回路接続するものである（福富直樹他、"配線転写法による微細配線技術の開発" 電子情報通信学会論文誌、C-II、Vol. J72-C-II、No.4、PP243-253、1989）。この方法によって得られる線幅、線間はいずれも 20 μ m とされている。

【0005】また一方では従来の多層配線基板の層間接続の主流となっていたスルーホール内壁の銅めっき導体に代えて、インナーバイアホール内に導電体を充填して接続信頼性を向上でき、かつ部品ランド直下や任意の層間にインナーバイアホールを形成できる「ALIVH（アリヴ：松下電器産業（株）開発）」と呼ばれる全層IVH構造樹脂多層基板がある。

【0006】以下、上記「ALIVH」による配線基板の製造方法の一例について説明する。図5（a）～（f）はその製造方法を示す工程断面図であり、図5（a）に示すようにアラミド不織布にエポキシ樹脂を含浸したアラミドエポキシプリプレグ等よりなる接着性絶縁体501にレーザ加工機を用いて必要とする箇所に穿孔してバイアホール502を設け、同図（b）に示すようにこのバイアホール502に流動性の導電性ペースト503を充填する。つぎにこの接着性絶縁体1の両面に銅箔504を配置して加熱、加圧することによってプリプレグ状態であった接着性絶縁体501および導電性ペースト503が硬化されるとともに両面の銅箔504が同時に接着され（c）、バイアホールを介して電氣的に接続される。つぎにこの両面の銅箔504を従来のフォトリソグラフィ法によりエッチングして配線パターン505a、505bを形成することにより両面配線基板506が得られる（d）。

【0007】さらにはこの両面配線基板506をコアとして、その両面に図5（b）の工程で作成された他の位置配置を有する導電性ペーストが充填されたバイアホールを備えるプリプレグの接着性絶縁体501aまた他のプリプレグ接着性絶縁体501bを所定の位置に配置し、さらにその外側に銅箔507aおよび507bを配置して再度加熱、加圧することにより多層化し（e）、つぎに（d）工程と同様にフォトリソグラフィ法により最外層の銅箔507a、507bをエッチングして外層配線パターン508a、508bを備える4層配線基板509が得られる。

【0008】この配線基板の製造方法はバイアホールの形成にレーザを用いかつ接続に流動性の導電性ペーストを用いるために極めて小さな径のバイア接続が可能となる。

【0009】

【発明が解決しようとする課題】しかしながら上記従来

の配線パターン転写法においてもスルーホール加工は機械加工であるためにその孔径の極小化には限界があり、またインナーバイアホールを有する配線基板においても、両面配線基板や多層配線基板の内外層銅箔の配線パターン形成は既存のフォトリソグラフィ法を利用したエッチングによるパターン形成であり、その配線ピッチや配線幅等の形成密度は従来のものをを超えることができず、電子部品の高密度表面実装、特に最近のチップ部品やLSIベアチップ等の超小型電子部品を高密度で搭載するという要求に限界を生じるという課題が発生してきた。

【0010】本発明は上記の課題を解決するものであり、上記配線転写法や全層IVH構造樹脂多層基板の利点を活用することにより、極めて高密度の実装を可能とするファインパターンプリント配線基板の製造方法を提供することを目的とする。

【0011】

【課題を解決するための手段】上記目的を達成するために、本発明による配線基板の第1の製造方法は、配線層のパターンに対応した位置に設けた孔に導電体を埋め込んだ接着性絶縁体の表面に、離型性支持板の表面に形成された導電性配線パターンを転写して前記接着性絶縁体の表面に配線層を形成すると同時に、バイア接続を行う。かかる構成により、極めて微細な配線ピッチを有するファインパターンを安価に、かつ容易に形成することができる。

【0012】上記目的を達成するための本発明の配線基板の第2の製造方法は、配線層のパターンに対応した位置に設けた孔に導電体を埋め込んだ接着性絶縁体の表面に、離型性支持板の表面に形成された導電性配線パターンを転写して前記接着性絶縁体の表面に配線層を形成すると同時に、バイア接続を行なって作った配線基板の上に更に、配線層のパターンに対応した位置に設けた孔に導電体を埋め込んだ他の接着性絶縁体を積層し、積層した接着性絶縁体層の外層の表面に、離型性支持板の表面に形成された他の導電性配線パターンを転写して前記接着性絶縁体層の表面に他の配線層を形成すると同時に、バイア接続を行う工程を順次繰り返して多層配線を形成する。かかる構成により、極めて微細なファインパターンを有する電子回路を内部に複数層形成した多層配線基板を安価に製造できる。

【0013】上記目的を達成するための本発明の配線基板の第3の製造方法は、両面配線基板または多層配線基板の表面に設けられた配線パターンに、孔に導電体が埋め込まれた接着性絶縁体を積層し、さらにその上面に離型性支持板の表面に形成された導電性配線パターンを転写して前記配線基板の表面に他の配線層を形成すると同時に、バイア接続を行なう工程を順次繰り返して多層配線を形成するものであり、別工程で製造された従来の両面配線基板または多層配線基板の上面にも微細な配線パターンを安価に、かつ容易に形成することができる。

【0014】次に前記配線基板の第1から第3の製造方法において、導電性配線パターンを形成した離型性支持板の表面に配線層のパターンに対応した位置に設けた孔に導電体を埋め込んだ接着性絶縁体を積層し、さらにその表面に第二層の導電性配線パターンを形成しておくことが好ましい。かかる構成により一度の転写工程で多層の配線パターンを同時に転写してバイア接続することができる。

【0015】次に前記配線基板の第1から第3の製造方法において、孔に埋め込まれた導電体が流動性の導電ペーストであることが好ましい。これにより極めて微細かつ信頼性の高いバイア接続が可能となる。

【0016】次に前記配線基板の第1から第3の製造方法において、導電性配線パターンが、導電性を備える離型性支持板の表面に形成した配線パターンレジストを介してめっきにより形成された導電性配線パターンであることが好ましい。これにより、従来のエッチングによらず、ファインパターンのレジストが印刷された導電性支持板上にめっきにより配線を形成し、転写する方法であるため、配線ピッチを従来のエッチング法に比較して微細とすることができ、また回路部分にのみ導電体を形成でき、コストの低減に寄与できる。

【0017】さらに前記配線基板の第1から第3の製造方法において、導電性配線パターンが、離型性支持板の表面に導電性ペーストを印刷して形成した導電性配線パターンであることが好ましい。かかる構成により、導電性配線パターンをより低コストで形成することができる。

【0018】さらに前記配線基板の第1から第3の製造方法において、離型性支持板の表面に形成された導電性配線パターンが、絶縁層を介してバイア接続された複数層の配線パターンからなることが好ましい。これにより1回の転写工程で多数の内層配線を備える多層配線基板を形成することができる。

【0019】さらに前記配線基板の第1から第3の製造方法において、接着性絶縁体が半硬化状態のプリプレグであることが好ましい。これにより、離型性支持板にめっきされた配線パターンを加熱加圧によって転写するときに半硬化状態の支持体が完全硬化された基板を形成し、配線パターンを形成する導電体の基板に対する強固な接着性が得られる。

【0020】さらに前記配線基板の第1から第3の製造方法において、接着性絶縁体が多孔性で圧縮性を有する半硬化状態の支持体であることが好ましい。これにより、離型性を有する支持板にめっきされた配線パターンを加熱加圧によって転写するときに、接着性絶縁体が圧縮されバイアホール導電体も同時に圧縮されることにより、極めて導電性に優れた信頼性の高いバイア接続が得られる。

【0021】さらに前記配線基板の第1から第3の製造

方法において、接着性絶縁体がアラミド不織布に未硬化の樹脂を含浸させたプリプレグであることが好ましい。これにより、転写性、圧縮性など理想的な接着性絶縁体とすることができ、また軽量でありながらセラミック基板に匹敵する低熱膨張率を備え、かつ低誘電率、高耐熱性を有する極めて実用性の高い配線基板を得ることができる。

【0022】さらに前記配線基板の第1から第3の製造方法において、離型性支持板の表面に形成された導電性配線パターンが接着性絶縁体の表面に加圧加熱によって転写されるとともに前記支持体を完全硬化状態とすることが好ましい。これにより、離型性支持板の表面に形成された導電性配線パターンが加圧加熱時に支持体表面に強固に転写、接着されてファインパターンを有する微細な配線が形成できるとともに支持体の重合反応を促進させて機械的強度に優れた配線基板とすることができる。

【0023】さらに前記配線基板の第1から第3の製造方法において、接着性絶縁体に転写された導電性配線パターンが接着性絶縁体に埋め込まれた導電体に電気的に接続され、導電性配線パターンが支持体に埋め込まれていることが好ましい。これにより表面がフラットでLSIチップのフリップ実装には極めて都合がよいものとすることができる。

【0024】さらに前記配線基板の第1から第3の製造方法において、接着性絶縁体に転写された導電性配線パターンのサイズが接着性絶縁体に設けた孔に埋め込まれた導電体のサイズよりも小さい部分を有していることが好ましい。これにより、微細パターンを有する配線基板に特有のパターンズレの問題が軽減できる。

【0025】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照しながら説明する。

(実施の形態1) 図1(a)～(e)は本発明の配線基板の製造方法における第1の実施形態を示す工程断面図であり、図1(a)において111は導電性を有する離型性支持板であり、好ましくは最適状態に粗面化された表面を有する金属板が用いられ、ステンレスが一般的である。離型性支持板111の粗面化された面側にはパターン化されたレジスト112が設けられている。つぎにレジスト112が付いていないところにめっきにより配線パターン113を形成したのち、レジスト112を除去する(b)。つぎに図1(c)において、114は接着性絶縁体であり、アラミド不織布にエポキシを含浸したアラミドエポキシプリプレグが好ましい。多孔性で圧縮性と接着性を有する半硬化状のシートで、本発明の微細パターン形成と信頼性のある同時バイア接続の特徴をあますところなく発揮させ、バイア接続の抵抗値も著しく小さくなる。

【0026】所定の位置にレーザ加工により開けた微細孔115には導電体116が充填される。孔の径は通常

10

20

30

40

50

7

炭酸ガスレーザではおよそ 150μ 、エキシマレーザを使えば 30 から 50μ 径である。また導電体は例えば粘度が $1,000$ から $3,000$ ポアズの銅粉と樹脂並びに硬化剤よりなる流動性の導電性ペーストなどである。この接着性絶縁体 114 の両面に図1(c)に示すように配線パターン 113 が形成されている離型性支持板 111 および他の配線パターン 117 が形成されている他の離型性支持板 118 とが所定の位置に配置され、つぎに加熱プレス機等により両面より所定の温度と圧力により一定時間加熱、加圧する(d)。例えばアラミドエポキシの場合、加圧は 30Kq/cm^2 、加熱は 180°C で、1時間保持が必要である。この工程において接着性絶縁体 114 は圧縮されて完全硬化状態となり、また導電体 116 も高い圧力によってその充填密度が大きくなり極めて高い導電率が得られる。

【0027】次に図1(e)に示すように、離型性支持板 111 、 118 を剥離することにより、絶縁体に埋め込まれて表面が平滑化された配線パターン 113 、 117 が導電体 116 によって層間接続つまりバイア接続された両面配線基板 119 を得ることができる。

【0028】なお、前記福富等による配線転写法によれば、離型性支持板の上に一層離型しやすい銅の層を形成する方法もある。この場合は離型性の支持板を剥離した後に表層の銅の層をエッチングして除去しなければならない。工程が増加するが、安定して微細な配線パターンを形成することができる。当然この方法も本発明から逸脱するものではない。

【0029】導電体 116 は導電性のペーストである必然性はなく、半田ボールや金ボールのような金属体であってもよい。

【0030】また説明は省略したが配線パターン 113 、 117 を導電ペースト等の印刷により形成する場合は離型性支持板としてステンレス板のような導電性基板の他にポリエステル等の絶縁性材料を用いることもできる。表面に離型処理を施すことも好ましい。

【0031】また接着性絶縁体 114 として本実施形態ではアラミド不織布にエポキシ樹脂を含浸させたアラミドエポキシプリプレグを例に上げたが、ガラスエポキシプリプレグを用いることも可能である。当然ポリエステルやポリイミドなどのシートに接着剤や粘着剤などを塗布したものも接着性絶縁体として利用可能である。

【0032】このように上記実施形態によれば、線幅、線間ともに $30\mu\text{m}$ という微細配線ピッチを備え、かつ簡単に配線の転写と同時にバイア接続を得ることができる両面配線基板または多層配線基板を得ることができる。

【0033】図1においてはバイア接続をとるべきバイアパッドの配線パターン 113 のサイズは孔 115 のサイズより大きく描いたが本発明においては必然性はなく、逆であってもよい。そのような配線基板ではバイア

8

ホールと微細配線のパターン合わせが容易になる。この様子を図2に示す。図2にはバイア接続の導電体が充填されているバイアホール 203 の上に配線 201 が通っている様子が描かれている。配線パターン 201 はバイアパッドも兼ねている。本発明は配線パターンの形成に転写を用いるのでエッチング工程がなく、このような構成が可能である。図2(a)において、配線パターン 201 はバイアホール破線で示された配線パターン 202 の位置までパターンが許容ズレ量 S 分ずれても許される。しかし図2(b)のようにバイアパッドでバイアホールを覆ってしまう必要がある場合には破線のところまで配線パターンがずれると隣のバイアと短絡してしまうために許容ズレ量 S' は S より小さくなってしまう。

【0034】以上から理解できるように、前記接着性絶縁体に転写され、かつバイア接続されている導電性配線パターンのサイズがバイアホールのサイズより小さい部分を有するものとするにより、配線基板の位置合わせが容易になり、安価に製造可能な配線基板とすることができる。

20 (実施の形態2) 図3(a)～(c)は本発明の配線基板の製造方法における第2の実施形態を示す工程断面図であり、図3(a)において 119 はあらかじめ別工程で作成されたバイアホール 320 で層間接続つまりバイア接続されているプリント配線 321 を備える両面配線基板であり、その一方の側に第1の実施形態において説明した、レーザ加工により形成した孔 315 に導電体 316 が埋め込まれた接着性絶縁体 314 を、また他の一方の側には同じく内部の孔 $315a$ に導電体 $316a$ が埋め込まれた接着性絶縁体 $314a$ をそれぞれ配置する。接着性絶縁体は例えばアラミドエポキシプリプレグなどが挙げられる。この場合接着性絶縁体 314 と $314a$ は構成材料は同じであるが貫通孔 315 および $315a$ はそれぞれ対応する配線パターンの位置に従って異なった位置に設けられている。

30 【0035】つぎに上記接着性絶縁体 314 の側に第1の配線パターン 322 が形成された第1の離型性支持板 323 を、また接着性絶縁体 $314a$ の側に第2の配線パターン 324 が形成された第2の離型性支持板 325 をそれぞれ配置し、図2(b)に示すように、第1の実施形態と同じように真空プレス機(図示せず)により両面より所定の温度、圧力で一定時間加圧加熱して、接着性絶縁体 314 および $314a$ と、孔 315 および $315a$ 内の導電体 316 および $316a$ を圧縮、完全硬化させて第1の配線パターン 322 と導電体 316 を、また第2の配線パターン 324 と導電体 $316a$ とをそれぞれ接続するとともに両面配線基板 319 上の配線パターン 321 との接続も行わせる。ここで加圧、加熱処理は例えばアラミドエポキシの場合、加圧は 30Kq/cm^2 、加熱は 180°C で、1時間保持する。

50 【0036】つぎに図2(c)に示すように、第1の離

型性支持板 3 2 3 と第 2 の離型性支持板 3 2 5 を剥離することにより、表面が平滑化された第 1 の配線パターン 3 2 2 および第 2 の配線パターン 3 2 4 を備えた 4 層の配線層を有する多層配線基板 3 2 6 を得ることができる。

【0037】本実施形態では、離型支持板に形成される配線パターンは 1 層しかないが、その離型支持板の表面に配線層のパターンに対応した位置に設けた孔に導電体を埋め込んだ接着性絶縁体を積層し、さらにその表面に第二層の導電性配線パターンを形成して多層化していても良い。

【0038】さらに本実施形態では、第 1 の実施形態において作成した両面配線基板 3 1 9 をコアとして使用した例について説明したが、従来のエッチング法により形成された紙フェノールまたはガラスエポキシ等よりなる両面配線基板または多層配線基板をコアとして使用することもできる。

【0039】このように上記実施形態によれば、従来の技術によって作成された比較的安価な配線基板をコアとしてその片面または両面に、線幅、線間ともに $30\mu\text{m}$ という微細配線ピッチを備えた両面配線基板または多層配線基板を低コストで得ることができる。

(実施の形態 3) 図 4 は本発明の配線基板の製造方法における第 3 の実施形態を示す離型性支持板の断面図であり、本実施形態がこれまでに説明した第 1 および第 2 の実施形態と異なる点は離型性支持板の面に形成する配線パターンの構成にある。すなわち上記第 1、第 2 の実施形態において導電性配線パターンはめっきまたは印刷により、離型性支持板の上面に 1 層の配線パターンを形成した例について図示、説明したが、本実施形態では図 4 に示すように離型性支持板 4 3 1 の表面にまず第 1 層の配線パターン 4 3 2 を形成し、つぎにその上面に第 1 の絶縁層 4 3 3 を塗布または印刷する。この方法はビルドアップ法と呼ばれる。本実施形態において第 1 の絶縁層 4 3 3 として好ましくは感光性エポキシ樹脂またはポリイミド樹脂等の有機材料が用いられる。つぎに第 1 の絶縁層 4 3 3 の所定の位置にレーザ加工機により直接またはエッチング法を併用してバイアホール 4 3 4 を穿孔し、その内部に導電体 4 3 5 と第 2 層の配線パターン 4 3 6 を形成して 2 層の配線パターンを備える離型性支持板 4 3 1 が準備される。このあとに続く転写工程等の工程および支持体等の使用材料は第 1 および第 2 の実施形態と同様であり、目的とする多層配線基板を製造するこ

とができる。

【0040】なお、本実施形態では 2 層の配線パターンを備える離型性支持板 4 3 1 について説明したが、さらにその上層にビルトアップ法により 3 層目以上の配線パターンを順次形成したものを、一度の転写工程で同時に転写して低コストの多層配線基板を得ることも可能である。

【0041】

【発明の効果】上記実施形態より明らかなように本発明によれば、孔に導電体が埋め込まれた接着性絶縁体の表面に、離型性支持板の表面に形成された導電性配線パターンを転写して前記接着性絶縁体の表面に配線層を形成すると同時にバイア接続を行うようにしているために、配線基板の配線パターンを極めて微細にできると同時に低コストの配線基板を得ることができる。また配線ピッチや配線幅等の形成密度に限界がある既存のフォトリソグラフ法によるエッチングを利用しないので、電子部品の高密度表面実装、特に最近の超小型化された LSI ベアチップを高密度で搭載することができる。

【図面の簡単な説明】

【図 1】本発明の実施の形態 1 における配線基板の製造方法を示す工程断面図

【図 2】配線パターンとバイアホールのサイズの違いによる許容ズレ量の違いを示す図

【図 3】本発明の実施の形態 2 における配線基板の製造方法を示す工程断面図

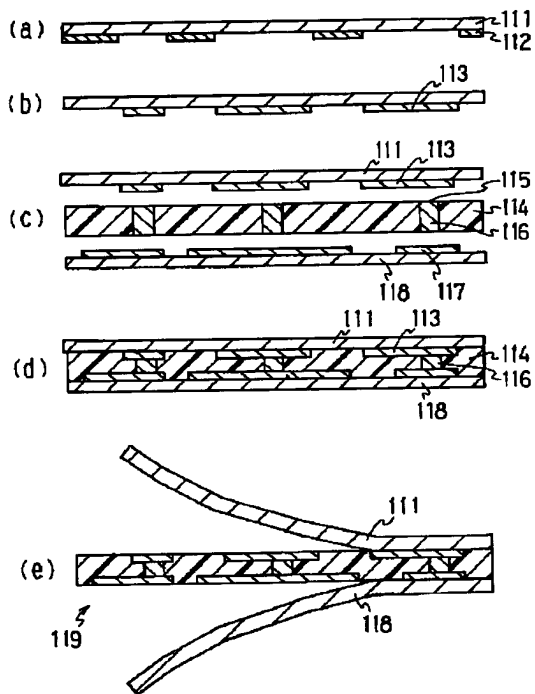
【図 4】本発明の実施の形態 3 の配線基板の製造方法に用いられる離型性支持板の断面図

【図 5】従来の配線基板の製造方法を示す工程断面図

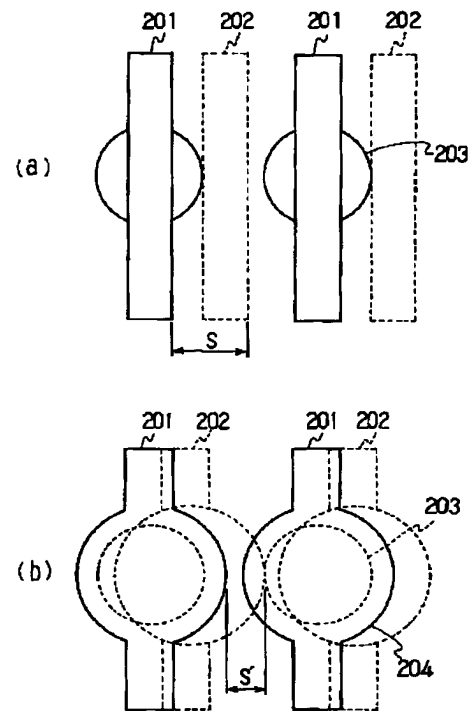
【符号の説明】

1 1 1, 1 1 8, 3 2 3, 3 2 5, 4 3 1 離型性支持板
1 1 2 レジスト
1 1 3, 1 1 7, 3 2 1, 3 2 2, 3 2 4, 4 3 2, 4 3 6 導電性配線パターン
1 1 4, 3 1 4, 3 1 4 a, 4 3 3 接着性絶縁体
1 1 5, 3 1 5, 3 1 5 a 4 3 4 孔
1 1 6, 3 1 6, 3 1 6 a, 3 2 0, 4 3 5 導電体
1 1 9, 3 2 6 多層配線基板
2 0 1, 2 0 2 配線パターン
2 0 3 孔 (バイア接続の導電体が充填されているバイアホール)

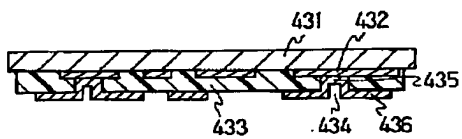
【図 1】



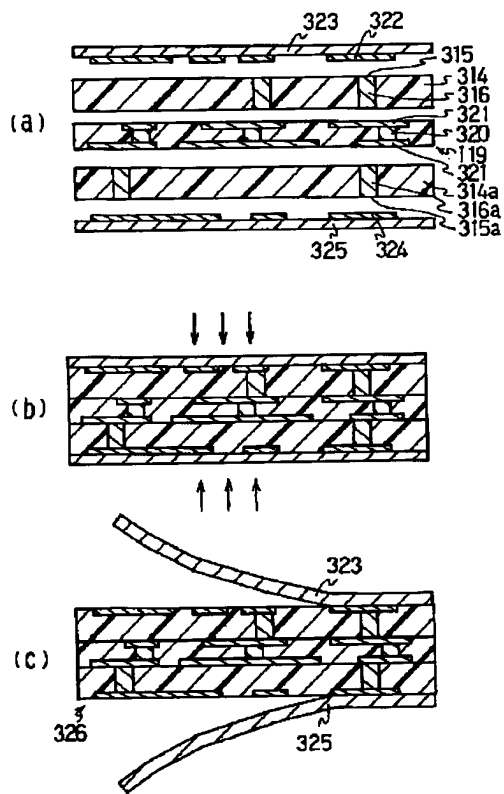
【図 2】



【図 4】



【図 3】



【図 5】

